

# Architektura systemów komputerowych

---

Mariusz Wiśniewski

---

Politechnika Świętokrzyska w Kielcach  
Katedra Informatyki

# Konstrukcja i zasada działania mikroprocesora



## Plan wykładu

1. Mikroprocesor.
2. Rodziny procesorów.
3. Modułowa budowa procesora.
4. Wykonanie programu przez procesor.
5. Projektowanie procesora.

## Cele

Znajomość modularnej struktury mikroprocesora, architektur mikroprocesorów (von Neumana i harwardzkiej). Wiedza na temat interakcji mikroprocesora, pamięci i urządzeń we/wy. Wiedza na temat przerwań, magistral, DMA. Znajomość technik projektowania mikroprocesorów.

# Mikroprocesor





## Mikroprocesor

podstawowe wiadomości o CPU i ich architekturach

- definicje
- architektury

Mikroprocesor jest układem cyfrowym sekwencyjnym, wykonującym polecenia (instrukcje). CPU jest podstawową jednostką obliczeniową komputera.

Procesor:

- typy
- rodzaje
- moduły

## Mikroprocesor

podstawowe wiadomości o CPU i ich architekturach

- definicje
- architektury

Mikroprocesor jest układem cyfrowym sekwencyjnym, wykonującym polecenia (instrukcje). CPU jest podstawową jednostką obliczeniową komputera.

Procesor:

- typy
- rodzaje
- moduły

Procesory można podzielić ze względu na sposób pobierania instrukcji i danych:

- **SISD** – architektura posiada jeden strumień instrukcji i jeden strumień danych, przedstawiciel: 8086
- **SIMD** – jeden strumień instrukcji, wiele strumieni danych, przedstawiciel:  $\mu$ P z MMX+,
- **MISD** – wiele strumieni instrukcji, jeden strumień danych – stosowane w systemach z nadmiarowością,
- **MIMD** – wiele strumieni instrukcji, wiele strumieni danych – architektury macierzowe jak NUMA, procesory z technologią EPIC.

# Mikroprocesor

podstawowe wiadomości o CPU i ich architekturach

- definicje
- architektury

Mikroprocesor jest układem cyfrowym sekwencyjnym, wykonującym polecenia (instrukcje). CPU jest podstawową jednostką obliczeniową komputera.

Procesor:

- typy
- rodzaje
- moduły

Procesory można podzielić ze względu na sposób pobierania instrukcji i danych:

- SISD – architektura posiada jeden strumień instrukcji i jeden strumień danych, przedstawiciel: 8086
- SIMD – jeden strumień instrukcji, wiele strumieni danych, przedstawiciel:  $\mu$ P z MMX+,
- MISD – wiele strumieni instrukcji, jeden strumień danych – stosowane w systemach z nadmiarowością,
- MIMD – wiele strumieni instrukcji, wiele strumieni danych – architektury macierzowe jak NUMA, procesory z technologią EPIC.

Ze względu na architekturę wyróżnia się następujące rodzaje procesorów:

- **CISC** (Complex Instruction Set Computer),
- **RISC** (Reduced Instruction Set Computer),
- **VLIW** (Very Long instruction word)
  - przedstawicielem są: Intel Itanium oraz Elbrus 2000.

## Mikroprocesor

podstawowe wiadomości o CPU i ich architekturach

- definicje
- architektury

Mikroprocesor jest układem cyfrowym sekwencyjnym, wykonującym polecenia (instrukcje). CPU jest podstawową jednostką obliczeniową komputera.

Procesor:

- typy
- rodzaje
- moduły

Niezależnie od typu i rodzaju większość procesorów posiada modułową konstrukcję, w skład której wchodzi:

- moduły **ścieżki danych**:
  - blok rejestrów ogólnego przeznaczenia,
  - pamięci podręczne pierwszego poziomu,
  - rejestry adresowe,
  - pamięć stronicowania i translacji adresów TLB,
  - układ arytmetyczno-logiczny.
- moduły **kontrolera**:
  - sterownik magistral,
  - układy sterujące,
  - układ adresowy,
  - blok pobierania rozkazów,
  - dekodery instrukcji.

Konstrukcyjnie procesor jest układem **FSM** wykonanym zgodnie z modelem **RTL**.

Procesory można podzielić ze względu na sposób pobierania instrukcji i danych:

- **SISD** – architektura posiada jeden strumień instrukcji i jeden strumień danych, przedstawiciel: 8086
- **SIMD** – jeden strumień instrukcji, wiele strumieni danych, przedstawiciel:  $\mu P$  z MMX+,
- **MISD** – wiele strumieni instrukcji, jeden strumień danych – stosowane w systemach z nadmiarowością,
- **MIMD** – wiele strumieni instrukcji, wiele strumieni danych – architektury macierzowe jak NUMA, procesory z technologią EPIC.

Ze względu na architekturę wyróżnia się następujące rodzaje procesorów:

- **CISC** (Complex Instruction Set Computer),
- **RISC** (Reduced Instruction Set Computer),
- **VLW** (Very Long instruction word)
  - przedstawicielem są: Intel Itanium oraz Elbrus 2000.



## Mikroprocesor

podstawowe wiadomości o CPU i ich architekturach

- definicje
- architektury

Procesor jest implementacją listy rozkazów i mikroarchitektury, która stanowi o jego cechach charakterystycznych.

Typy architektur:

- von Neumana
- harwardzka

## Mikroprocesor

podstawowe wiadomości o CPU i ich architekturach

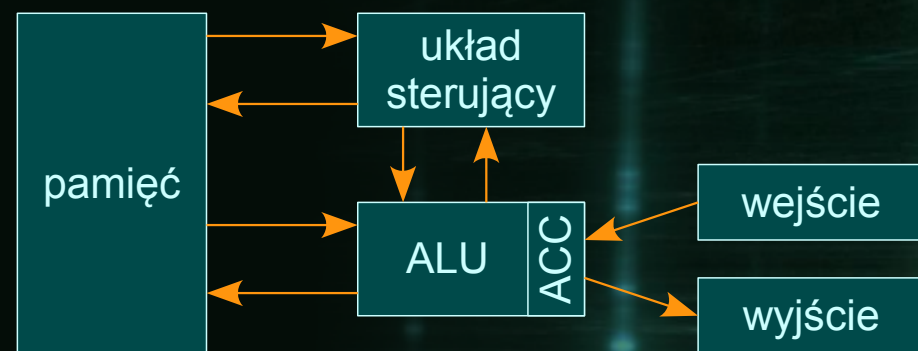
- definicje
- architektury

Procesor jest implementacją listy rozkazów i mikroarchitektury, która stanowi o jego cechach charakterystycznych.

Typy architektur:

- von Neumana
- harwardzka

Model został opracowany przez J. von Neumana, J. W. Mauchly'ego oraz Johna Presper Eckerta w 1945 roku. Model architektury jest następujący:



Cechy systemu komputerowego:

- posiadanie skończonej, w pełni funkcjonalnej listy rozkazów (instrukcji procesora),
- posiadanie możliwości wprowadzania programów, oraz przechowywania ich w pamięci,
- dane i rozkazy powinny być swobodnie dostępne,
- przetwarzanie informacji następuje na skutek sekwencyjnego odczytywania instrukcji z pamięci i wykonywania ich przez procesor komputera.

## Mikroprocesor

podstawowe wiadomości o CPU i ich architekturach

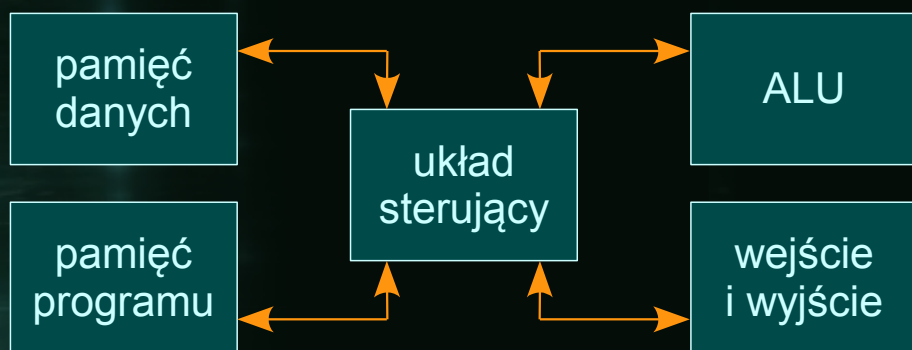
- definicje
- architektury

Procesor jest implementacją listy rozkazów i mikroarchitektury, która stanowi o jego cechach charakterystycznych.

Typy architektur:

- von Neumana
- harwardzka

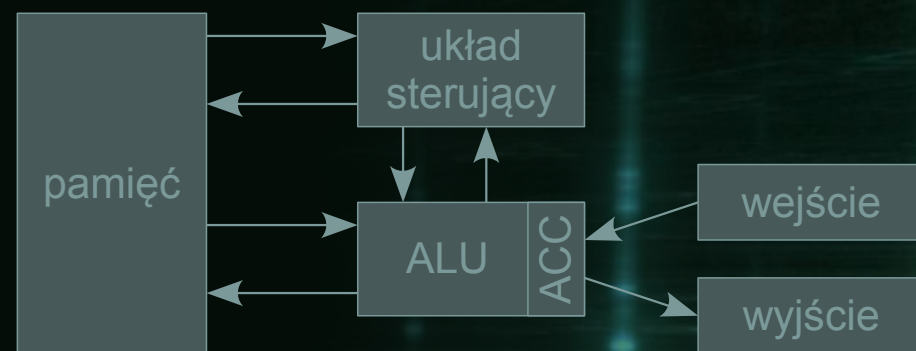
Architektura harwardzka została po raz pierwszy wykorzystana w 1937 roku w komputerze Harvard Mark I. Model architektury jest następujący:



Cechy systemu komputerowego:

- pamięć jest podzielona na rozdzielne bloki programu i danych, a sam dostęp do pamięci jest uproszczony,
- instrukcje posiadają prostą konstrukcję, nie występuje mikrokod, a każda instrukcja wykonuje się jeden cykl.

Model został opracowany przez J. von Neumana, J. W. Mauchly'ego oraz Johna Presper Eckerta w 1945 roku. Model architektury jest następujący:



Cechy systemu komputerowego:

- posiadanie skończonej, w pełni funkcjonalnej listy rozkazów (instrukcji procesora),
- posiadanie możliwości wprowadzania programów, oraz przechowywania ich w pamięci,
- dane i rozkazy powinny być swobodnie dostępne,
- przetwarzanie informacji następuje na skutek sekwencyjnego odczytywania instrukcji z pamięci i wykonywania ich przez procesor komputera.

# Rodziny procesorów





## Rodziny procesorów

cechy charakterystyczne rodzin procesorów obecnych na rynku

– x86 / IA-32

Specyfikacja procesorów x86 została pierwotnie opracowana przez firmę Intel i pojawiła się wraz z mikroprocesorem 8086.

– IA-64

Rodzina x86/IA-32:

– SPARC /  
ARM

- cechy x86/IA-32
- tryby pracy
- rejestry
- zarządzanie pamięcią

## Rodziny procesorów

cechy charakterystyczne rodzin procesorów obecnych na rynku

– x86 / IA-32

Specyfikacja procesorów x86 została pierwotnie opracowana przez firmę Intel i pojawiła się wraz z mikroprocesorem 8086.

– IA-64

Rodzina x86/IA-32:

- cechy x86/IA-32
- tryby pracy
- rejestry
- zarządzanie pamięcią

– SPARC /  
ARM

Urządzenie rodziny x86 jest procesorem:

- rodzaju **CISC**, typu **SISD**.
- posiadającym **16/32-bitową** architekturę,
- zapisującym **słowa** metodą **little-endian**,
- w którym największa wartość jest wielkości 16, 32 lub 64 bitów (zależnie od rodziny),
- mogącym współpracować z koprocesorem,
- potrafiącym zaadresować **1MB** pamięci RAM (**4GB** procesor **386+**),
- posiadającym wiele trybów adresowania pamięci.

## Rodziny procesorów

cechy charakterystyczne rodzin procesorów obecnych na rynku

– x86 / IA-32

Specyfikacja procesorów x86 została pierwotnie opracowana przez firmę Intel i pojawiła się wraz z mikroprocesorem 8086.

– IA-64

Rodzina x86/IA-32:

- cechy x86/IA-32
- tryby pracy
- rejestry
- zarządzanie pamięcią

– SPARC /  
ARM

Urządzenie rodziny x86 jest procesorem:

- rodzaju CISC, typu SISD.
- posiadającym 16/32-bitową architekturę ...

Procesory x86 mogą pracować w 2 trybach:

- rzeczywistym 8086:
  - może zaadresować 1MB RAM,
  - nie ma możliwości **ochrony pamięci**, zarządzania **zadaniami** i **wątkami**,
  - nie są dostępne rozszerzone instrukcje,
  - dostęp do urządzeń jest możliwy przez wywołania funkcji BIOSu.
- chronionym:
  - dostępne jest cała **przeźródzeń adresowa**,
  - pamięć i zadania są chronione: **segmenty** definiuje się w tablicach **GDT** i **LDT**,
  - dostępna jest i **pamięć wirtualna** oraz **stronicowanie**,
  - dostępna jest **wielozadaniowość** (wielowątkowość),
  - dostępny jest tryb „**virtual 8086 mode**”.

## Rodziny procesorów

cechy charakterystyczne rodzin procesorów obecnych na rynku

– x86 / IA-32

– IA-64

– SPARC /  
ARM

Specyfikacja procesorów x86 została pierwotnie opracowana przez firmę Intel i pojawiła się wraz z mikroprocesorem 8086.

Rodzina x86/IA-32:

- cechy x86/IA-32
- tryby pracy
- rejestry
- zarządzanie pamięcią

Urządzenie rodziny x86 jest procesorem:

- rodzaju CISC, typu SISD.
- posiadającym 16/32-bitową architekturę ...

Procesory x86 mogą pracować w 2 trybach:

- rzeczywistym 8086:
  - może zaadresować 1MB RAM ...

Procesory x86 posiadają rejestry:

- **ogólnego przeznaczenia:**
  - **akumulator:** AL, AH, AX, EAX, RAX
  - **indeksowo-bazowy:** BL, BH, BX, EBX, RBX
  - **licznik:** CL, CH, CX, ECX, RCX
  - **rozszerzający akumulator:** DL, DH, DX...
  - **indeks źródła:** SI, ESI, RSI
  - **indeks przeznaczenia:** DI, EDI, RDI
  - **wskaźnik stosu:** SP, ESP, RSP
  - **bazowy stosu (ramki stosu):** BP, EBP, RBP
  - **licznika programu:** IP, EIP, RIP
- **segmentowe:** programu **CS**, stosu **SS**, danych **DS**, ES, FS, GS.
- stanu (**flags**), kontrolne (Crx), debuggera ...



## Rodziny procesorów

cechy charakterystyczne rodzin procesorów obecnych na rynku

– x86 / IA-32

– IA-64

– SPARC /  
ARM

Specyfikacja procesorów x86 została pierwotnie opracowana przez firmę Intel i pojawiła się wraz z mikroprocesorem 8086.

Rodzina x86/IA-32:

- cechy x86/IA-32
- tryby pracy
- rejestry
- zarządzanie pamięcią

Urządzenie rodziny x86 jest procesorem:

- rodzaju CISC, typu SISD.
- posiadającym 16/32-bitową architekturę ...

Procesory x86 mogą pracować w 2 trybach:

- rzeczywistym 8086:
  - może zaadresować 1MB RAM ...

Procesory x86 posiadają rozbudowany mechanizm zarządzania pamięcią, w skład którego wchodzi:

- **tryby adresowania** – natychmiastowe, rejestrowe, bezpośrednie, pośrednie, bazowe, indeksowe, bazowo-indeksowe,
- **mechanizmy ochrony** – typu selektor:przemieszczenie, bazujące na deskryptorach segmentów globalnych **GDT** i lokalnych **LDT**,
- **obsługa stronicowania** – wykorzystuje tablicę **TLB** do odwzorowania nieciągłego obszaru pamięci fizycznej w ciągłe obszary pamięci logicznej (segmentów),
- **obsługa pamięci wirtualnej** – pozwala na wymianę stron pamięci RAM z pamięcią masową w trakcie odwołania do segmentów pamięci.

Większość mechanizmów zarządzania pamięcią jest dostępnych tylko w trybie chronionym.

Procesory x86 posiadają rejestry:

- ogólnego przeznaczenia:
  - akumulator: AL, AH, AX, EAX, RAX
  - indeksowo-bazowy: BL, BH, BX, EBX, RBX
  - licznik: CL, CH, CX, ECX, RCX
  - rozszerzający akumulator: DL, DH, DX...
  - indeks źródła: SI, ESI, RSI
  - indeks przeznaczenia: DI, EDI, RDI
  - wskaźnik stosu: SP, ESP, RSP
  - bazowy stosu (ramki stosu): BP, EBP, RBP
  - licznika programu: IP, EIP, RIP
- segmentowe: programu CS, stosu SS, danych DS, ES, FS, GS.
- stanu (flags), kontrolne (Crx), debuggera ...

## Rodziny procesorów

cechy charakterystyczne rodzin procesorów obecnych na rynku

– x86 / IA-32

– IA-64

– SPARC /  
ARM

Specyfikacja IA-64 została opracowana przez firmy Intel oraz Hewlett-Packard. Służy do budowy procesorów Itanium i Itanium-2.

Rodzina Itanium:

- cechy
- EPIC / VLIW
- mikroarchitektura

## Rodziny procesorów

cechy charakterystyczne rodzin procesorów obecnych na rynku

– x86 / IA-32

– IA-64

– SPARC /  
ARM

Specyfikacja IA-64 została opracowana przez firmy Intel oraz Hewlett-Packard. Służy do budowy procesorów Itanium i Itanium-2.

Rodzina Itanium:

- cechy
- EPIC / VLIW
- mikroarchitektura

Urządzenie rodziny IA-64 jest procesorem:

- posiadającym niemal wszystkie cechy i mechanizmy właściwe dla rodziny IA-32,
- rodzaju **CISC/RISC**, typu **MIMD (SIMD)**.
- posiadającym 128 rejestrów ogólnego przeznaczenia (16 typu Integer, 96 do dyspozycji aplikacji (alokowalnych),
- **super-skalarnym**,
- posiadającym zaawansowany **mechanizm potokowy**,
- posiadający możliwość wykonania instrukcji w innej kolejności (**out-of-order execution**),
- posiadającym mechanizm **spekulatywnego wykonywania rozkazów**,
- potrafiącym wykonać 12 instrukcji w jednym cyklu zegara (Itanium 9500 series),
- posiadającym zaawansowane mechanizmy **wirtualizacji**,
- wykonującym instrukcje w trybie warunkowym (dotyczy niemal wszystkich instrukcji).

## Rodziny procesorów

cechy charakterystyczne rodzin procesorów obecnych na rynku

– x86 / IA-32

– IA-64

– SPARC /  
ARM

Specyfikacja IA-64 została opracowana przez firmy Intel oraz Hewlett-Packard. Służy do budowy procesorów Itanium i Itanium-2.

Rodzina Itanium:

- cechy
- EPIC / VLIW
- mikroarchitektura

Urządzenie rodziny IA-64 jest procesorem:

- posiadającym niemal wszystkie cechy i mechanizmy właściwe dla rodziny IA-32,
- rodzaju CISC/RISC, typu MIMD (SIMD).
- posiadającym 128 rejestrów ogólnego ...

Architektura IA-64 jest odmianą modelu **EPIC** (ang. Explicitly Parallel Instruction Computing), będącego rodzajem modelu MIMD. Technologia EPIC cechuje się:

- pochodzeniem z modelu **VLIW** (ang. Very Long Instruction Word),
- wspieraniem paralelizmu komputacji.

Cechy procesor EPIC:

- zazwyczaj są rodzaju RISC lub o podobnym modelu obliczeniowym,
- **wielordzeniowość**,
- rozkazy są „składane“ dla wszystkich rdzeni w jeden rozkaz VLIW,
- optymalizacja wykonania rozkazów spada na **kompilator**, dzięki czemu nie ma potrzeby stosowania optymalizacji sprzętowej.



## Rodziny procesorów

- x86 / IA-32
- IA-64
- SPARC / ARM

cechy charakterystyczne rodzin procesorów obecnych na rynku

Specyfikacja IA-64 została opracowana przez firmy Intel oraz Hewlett-Packard. Służy do budowy procesorów Itanium i Itanium-2.

Rodzina Itanium:

- cechy
- EPIC / VLIW
- mikroarchitektura

Urządzenie rodziny IA-64 jest procesorem:

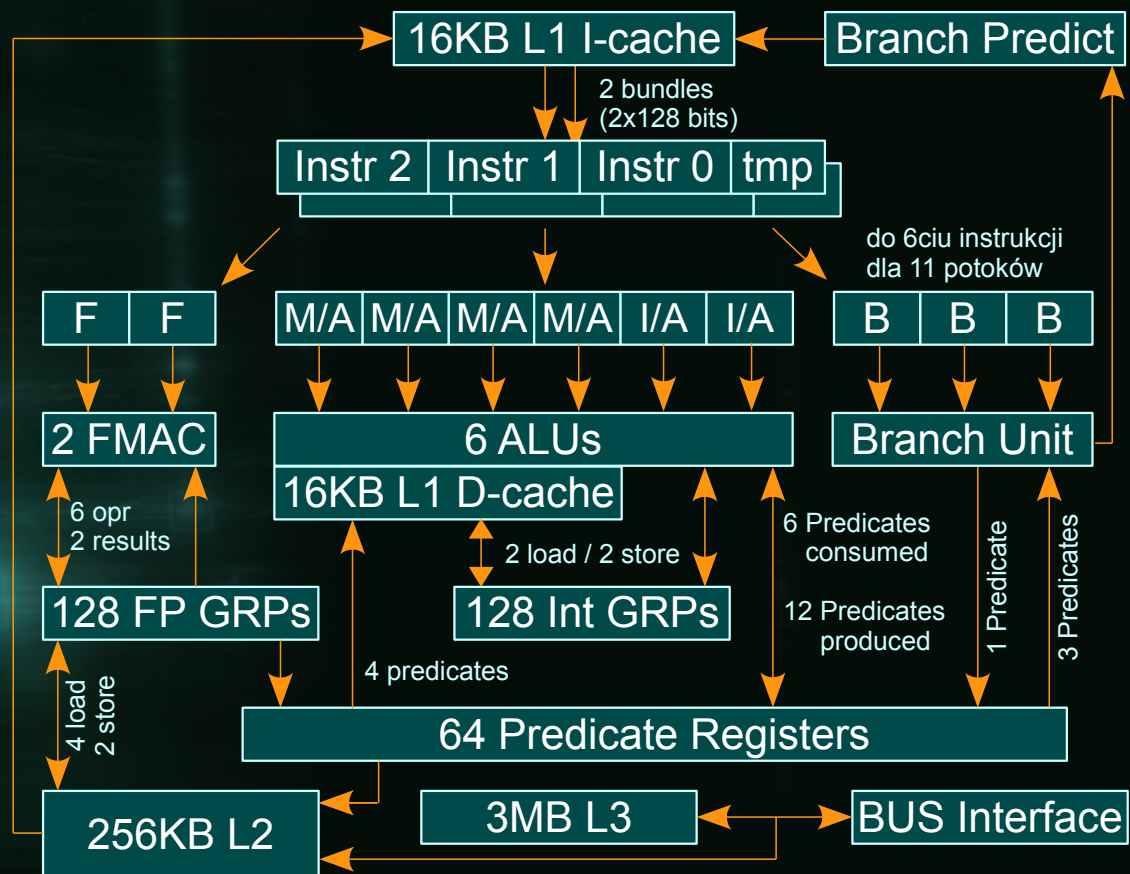
- posiadającym niemal wszystkie cechy i mechanizmy właściwe dla rodziny IA-32,
- rodzaju CISC/RISC, typu MIMD (SIMD).
- posiadającym 128 rejestrów ogólnego ...

Architektura IA-64 jest odmianą modelu EPIC (ang. Explicitly Parallel Instruction Computing), będącego rodzajem modelu MIMD. Technologia EPIC cechuje się:

- pochodzeniem z modelu VLIW (ang. Very Long Instruction Word),
- wspieraniem paralelizmu komputacji.

Cechy procesor EPIC:

- zazwyczaj są rodzaju RISC lub o podobnym modelu obliczeniowym,
- wielordzeniowość,
- rozkazy są „składane” dla wszystkich rdzeni w jeden rozkaz VLIW,
- optymalizacja wykonania rozkazów spada na kompilator, dzięki czemu nie ma potrzeby stosowania optymalizacji sprzętowej.



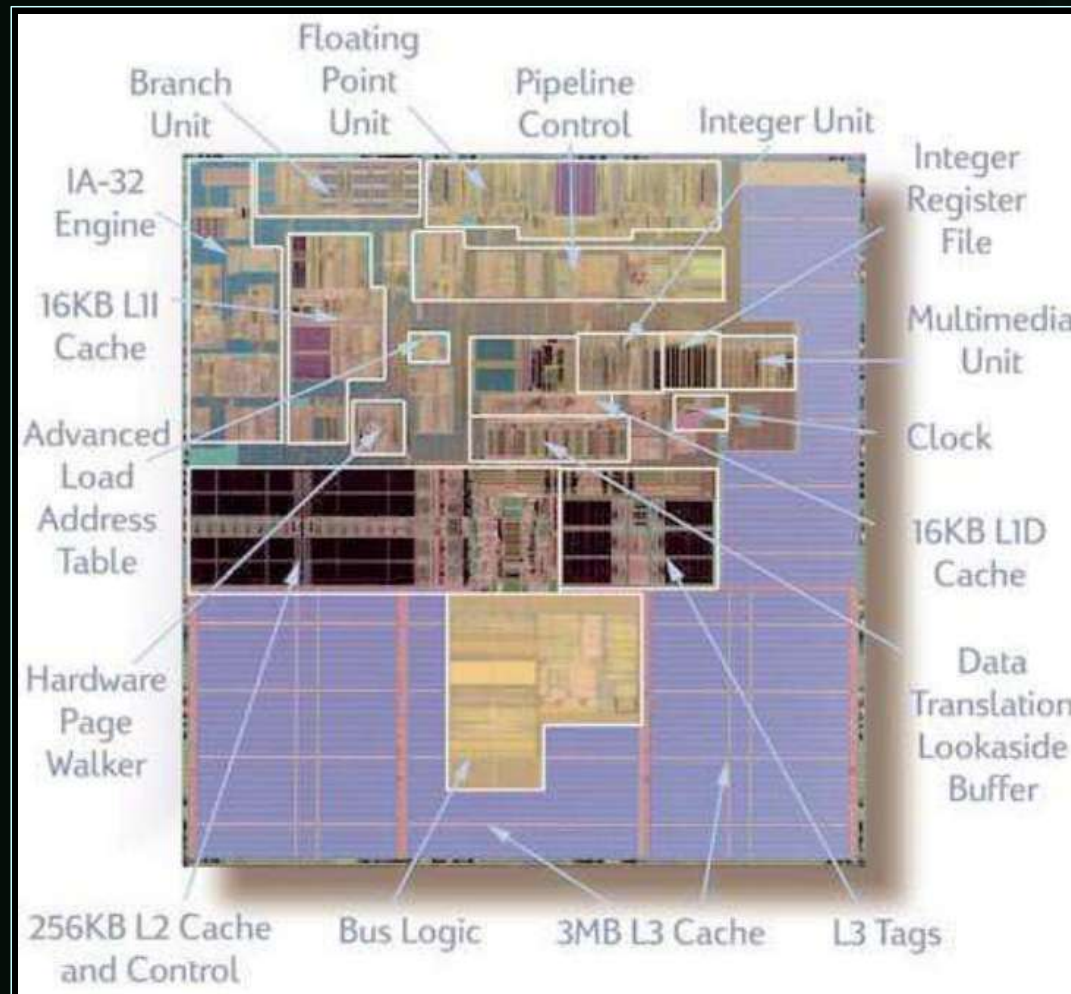
## Rodziny procesorów

- x86 / IA-32
- IA-64
- SPARC / ARM

cechy charakterystyczne rodzin procesorów obecnych na rynku

Specyfikacja IA-64 została opracowana przez firmy Intel oraz Hewlett-Packard. Służy do budowy procesorów Itanium i Itanium-2.

Rozmieszczenie modułów w Itanium-2:



## Rodziny procesorów

cechy charakterystyczne rodzin procesorów obecnych na rynku

- x86 / IA-32
- IA-64
- SPARC / ARM

Procesory SPARC i ARM należą do rodziny układów RISC. Zostały opracowane przez firmy Sun Microsystems i Acom Computers.

Cechy rodziny:

- SPARC
- ARM



## Rodziny procesorów

cechy charakterystyczne rodzin procesorów obecnych na rynku

– x86 / IA-32

– IA-64

– SPARC /  
ARM

Procesory SPARC i ARM należą do rodziny układów RISC. Zostały opracowane przez firmy Sun Microsystems i Acom Computers.

Cechy rodziny:

- SPARC
- ARM

Seria procesorów SPARC (ang. Scalable Processor ARChitecture) ma następujące cechy:

- procesory są rodzaju RISC,
- posiadają dużą liczbę rejestrów ogólnego przeznaczenia, **zorganizowanych w okna** – wejściowe, robocze (lokalne) i wyjściowe,
- rejestry są **całkowitoliczbowe** lub **zmiennoprzecinkowe**, dostępne są również rejestry statusu i kontrolne.
- procesory mogą pracować w trybie **little-endian**, - domyślnym trybem jest **big-endian** (zmianę trybu pracy wykonuje się przez ustawienie odpowiedniego bitu w rejestrze kontrolnym).

Zastosowanie:

- w serwerach,
- w **superkomputerach** ([www.top500.org](http://www.top500.org)),
- w stacjach graficznych i roboczych.

Dostępny jest kod źródłowy procesora zgodnego ze specyfikacją SPARC version 8 o nazwie **LEON**, zapisany w języku **VHDL**.



## Rodziny procesorów

cechy charakterystyczne rodzin procesorów obecnych na rynku

– x86 / IA-32

– IA-64

– SPARC /  
ARM

Procesory SPARC i ARM należą do rodziny układów RISC. Zostały opracowane przez firmy Sun Microsystems i Acorn Computers.

Cechy rodziny:

- SPARC
- ARM

Seria procesorów SPARC (ang. Scalable Processor ARChitecture) ma następujące cechy:

- procesory są rodzaju RISC,
- posiadają dużą liczbę rejestrów ogólnego przeznaczenia, zorganizowanych w okna – wejściowe, robocze (lokalne) i wyjściowe,
- rejestry są całkowitoliczbowe lub zmiennoprzecinkowe, dostępne są również rejestry statusu i kontrolne.
- procesory mogą pracować w trybie little-endian, - domyślnym trybem jest big-endian (zmianę trybu pracy wykonuje się przez ustawienie odpowiedniego bitu w rejestrze kontrolnym).

Zastosowanie:

- w serwerach,
- w superkomputerach ([www.top500.org](http://www.top500.org)),
- w stacjach graficznych i roboczych.

Model ARM (Advanced RISC Machine) jest szeroko stosowany w systemach wbudowanych (SoC). Jego cechy są następujące:

- niewielka liczba tranzystorów – mały pobór energii,
- całkowity brak **mikrokodu**,
- większość rozkazów wykonuje się w jednym cyklu,
- wbudowany **stos TCP/IP**,
- wbudowana obsługa systemu plików **FAT32**,
- niektóre modele potrafią natywnie wykonywać kod bajtowy Javy (**Java bytecode**).

Lista instrukcji:

- każda instrukcja poprzedzona jest 4-bitowym **prefiksem warunkowym** – co powoduje skrócenie kodu,
- instrukcje arytmetyczne zmieniają **bity warunków**, gdy to jest wymagane,
- 32-bitowy **licznik cykliczny** może być stosowany do większości instrukcji arytmetycznych i adresowych.

Dostępny jest kod źródłowy procesora zgodnego ze specyfikacją SPARC version 8 o nazwie LEON, zapisany w języku VHDL.

# Modułowa budowa procesora



## Modułowa budowa procesora

moduły wykorzystywane do budowy mikroprocesora

- konstrukcja
- kontrolery

Zazwyczaj procesor ma budowę modułową, która jest wykonana zgodnie z zaleceniami wybranego modelu architektonicznego.

Moduły konstrukcyjne:

- magistrale zewnętrzne
- rejestry
- układ arytmetyczny i rejestr stanu

## Modułowa budowa procesora

moduły wykorzystywane do budowy mikroprocesora

- konstrukcja
- kontrolery

Zazwyczaj procesor ma budowę modułową, która jest wykonana zgodnie z zaleceniami wybranego modelu architektonicznego.

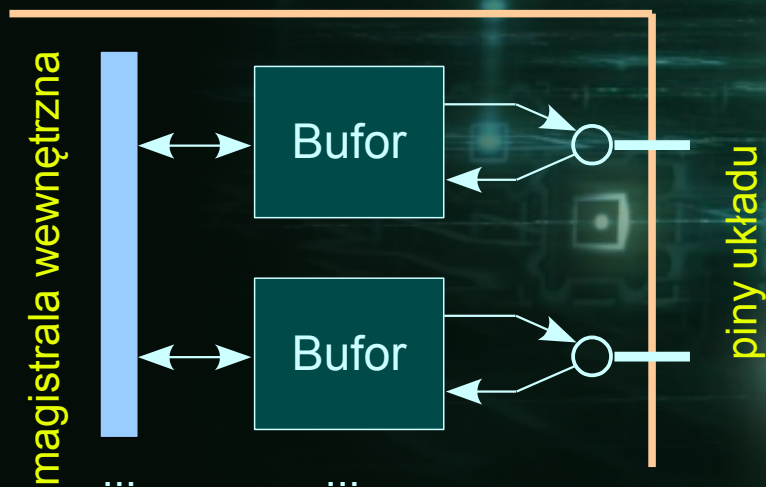
Moduły konstrukcyjne:

- magistrale zewnętrzne
- rejestry
- układ arytmetyczny i rejestr stanu

Procesor posiada trzy rodzaje magistral:

- **danych** – zazwyczaj o długości **słowa maszynowego** procesora,
- **adresową** – determinującą rozmiar pamięci jaką może procesor zaadresować,
- **kontrolną** – służącą do: przesyłania poleceń dla procesora, komunikacji z różnymi układami komputera, sterowania zapisem do i odczytem z pamięci oraz urządzeń we/wy.

Konstrukcja magistrali:





## Modułowa budowa procesora

moduły wykorzystywane do budowy mikroprocesora

- konstrukcja
- kontrolery

Zazwyczaj procesor ma budowę modułową, która jest wykonana zgodnie z zaleceniami wybranego modelu architektonicznego.

Moduły konstrukcyjne:

- magistrale zewnętrzne
- rejestry
- układ arytmetyczny i rejestr stanu

Procesor posiada trzy rodzaje magistral: danych, adresową, kontrolną ...

Rejestry służą do przechowywania wartości, jakie są produktami wykonania instrukcji procesora. Konstrukcyjnie rejestr jest **pamięcią statyczną**, wykonaną z przerzutników (typu D).

Procesor w rejestrach przechowuje:

- argumenty i wyniki operacji arytmetycznych i logicznych,
- wartości stałe (tylko do odczytu)
- adresy pamięci,
- dane aplikacji,
- dane kontrolne.

Zazwyczaj rejestry łączy się w **bloki** (ang. registers fields), posiadające wspólne wejścia i wyjścia (magistrale) oraz wejścia sterujące.

W nowoczesnych procesorach rejestry potrafią samodzielnie wykonywać złożone operacje arytmetyczno-logiczne.

## Modułowa budowa procesora

moduły wykorzystywane do budowy mikroprocesora

- konstrukcja
- kontrolery

Zazwyczaj procesor ma budowę modułową, która jest wykonana zgodnie z zaleceniami wybranego modelu architektonicznego.

Moduły konstrukcyjne:

- magistrale zewnętrzne
- rejestry
- układ arytmetyczny i rejestr stanu

Procesor posiada trzy rodzaje magistral: danych, adresową, kontrolną ...

Rejestry służą do przechowywania wartości, jakie są produktami wykonania instrukcji procesora. Konstrukcyjnie rejestr jest pamięcią statyczną, wykonaną z przerzutników (typu D).

Procesor w rejestrach przechowuje:

- argumenty i wyniki operacji arytmetycznych i logicznych,
- wartości stałe (tylko do odczytu)
- adresy pamięci,
- dane aplikacji,
- dane kontrolne.

Zazwyczaj rejestry łączy się w bloki (ang. registers fields), posiadające wspólne wejścia i wyjścia (magistrale) oraz wejścia sterujące.

W nowoczesnych procesorach rejestry potrafią samodzielnie wykonywać złożone operacje arytmetyczno-logiczne.

Układ arytmetyczno-logiczny (**ALU**) jest modułem wykonującym w procesorze obliczenia. Nowoczesne procesory posiadają od kilku do kilkunastu ALU na jeden rdzeń, dzięki czemu możliwe jest realizowanie zadań optymalizacyjnych. Zazwyczaj ALU wykonuje operacje:

- arytmetyczne: dodawanie, odejmowanie, mnożenie ...
- logiczne: sumę logiczną, iloczyn logiczny, negację ...
- **inkrementację / dekrementację**,
- wyliczenie na żądanie **bitów stanu**.

W typowych konstrukcjach układ ALU oblicza również pewne dodatkowe dane, charakteryzujące wynik, np. informujące że wynikiem jest wartość zero. Takie informacje znajdują się w rejestrze stanu (**statusu**).

Informacje z rejestru stanu wpływają na decyzje podejmowane przez procesor odnośnie wykonania instrukcji z różnych **grup rozkazów**, w szczególności **skoków warunkowych**.

## Modułowa budowa procesora

moduły wykorzystywane do budowy mikroprocesora

- konstrukcja
- kontrolery

Procesor składa się z bloków funkcjonalnych, które z reguły są automatami skończonymi i muszą być ze sobą synchronizowane.

Moduły:

- układu sterujący
- kontroler we/wy
- kontroler pamięci

## Modułowa budowa procesora

moduły wykorzystywane do budowy mikroprocesora

- konstrukcja
- kontrolery

Procesor składa się z bloków funkcjonalnych, które z reguły są automatami skończonymi i muszą być ze sobą synchronizowane.

Moduły:

- układu sterujący
- kontroler we/wy
- kontroler pamięci

Układ sterujący ma za zadanie kontrolowanie przepływu danych i sterowania. Większość procesorów jest wykonana w modelu RTL, w którym kontroler steruje przepływem danych między rejestrami poszczególnych bloków.



## Modułowa budowa procesora

moduły wykorzystywane do budowy mikroprocesora

- konstrukcja
- kontrolery

Procesor składa się z bloków funkcjonalnych, które z reguły są automatami skończonymi i muszą być ze sobą synchronizowane.

Moduły:

- układu sterujący
- kontroler we/wy
- kontroler pamięci

Układ sterujący ma za zadanie kontrolowanie przepływu danych i sterowania. Większość procesorów jest wykonana w modelu RTL, w którym kontroler steruje przepływem danych między rejestrami poszczególnych bloków.

Procesory współpracują z urządzeniami zewnętrznymi, takimi jak:

- układy **szeregowej** transmisji danych,
- układy **równoległej** transmisji danych,
- karty graficzne,
- karty dźwiękowe,
- sterowniki pamięci masowych,
- ...

Tego typu urządzenia wymieniają dane z CPU za pośrednictwem jego magistral. Natomiast za odpowiednie sterowanie urządzeń we/wy odpowiada układ kontrolera we/wy – w nowoczesnych systemach komputerowych jest zlokalizowany w **mostku południowym**.

## Modułowa budowa procesora

moduły wykorzystywane do budowy mikroprocesora

- konstrukcja
- kontrolery

Procesor składa się z bloków funkcjonalnych, które z reguły są automatami skończonymi i muszą być ze sobą synchronizowane.

Moduły:

- układu sterujący
- kontroler we/wy
- kontroler pamięci

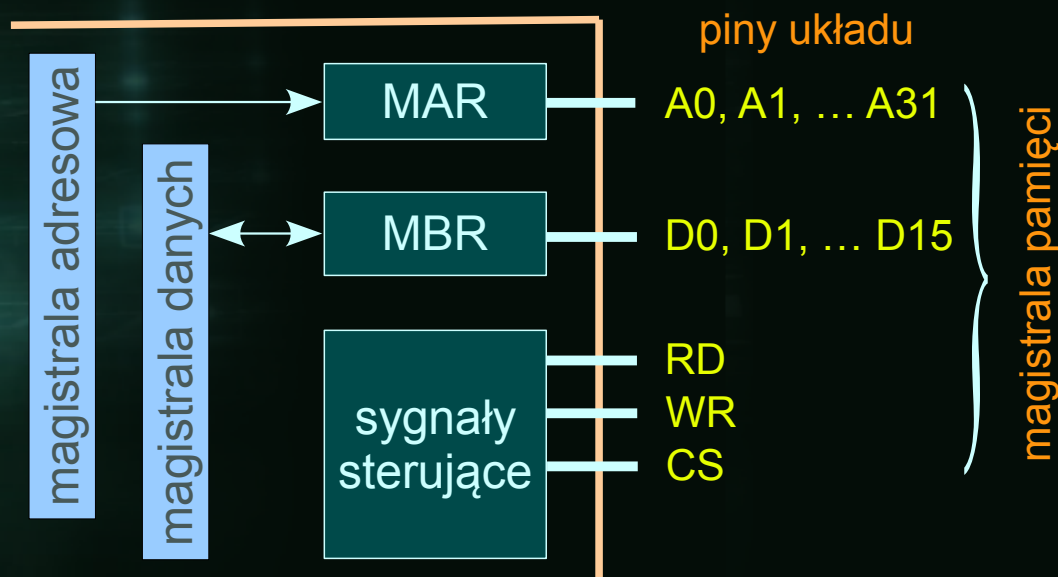
Układ sterujący ma za zadanie kontrolowanie przepływu danych i sterowania. Większość procesorów jest wykonana w modelu RTL, w którym kontroler steruje przepływem danych między rejestrami poszczególnych bloków.

Kontroler pamięci jest układem pośredniczącym między pamięcią RAM a procesorem (zazwyczaj jest to część **mostka północnego** lub jest wbudowany w procesor).

Procesory współpracują z urządzeniami zewnętrznymi, takimi jak:

- układy szeregowej transmisji danych,
- układy równoległej transmisji danych,
- karty graficzne,
- karty dźwiękowe,
- sterowniki pamięci masowych,
- ...

Schemat kontrolera pamięci:



Tego typu urządzenia wymieniają dane z CPU za pośrednictwem jego magistral. Natomiast za odpowiednie sterowanie urządzeń we/wy odpowiada układ kontrolera we/wy – w nowoczesnych systemach komputerowych jest zlokalizowany w mostku południowym.

# Wykonanie programu przez procesor

## Wykonanie programu ...

sposób w jaki CPU wykonuje programy

- program
- wątek

Podczas wykonania programu procesor podejmuje dodatkowe czynności, nie związane bezpośrednio z instrukcjami aplikacji.

### Wykonanie programu:





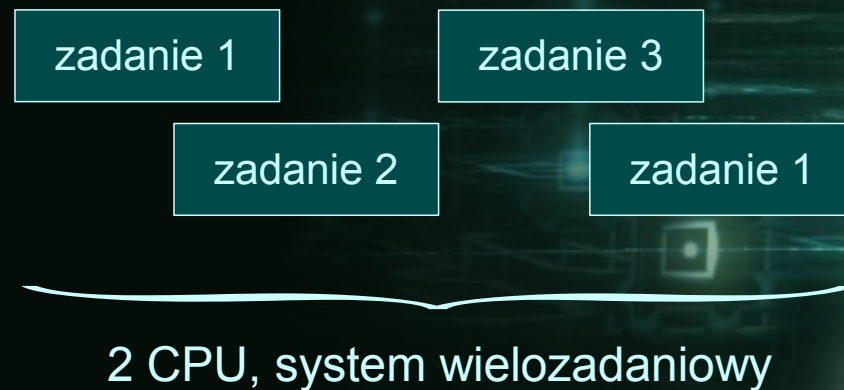
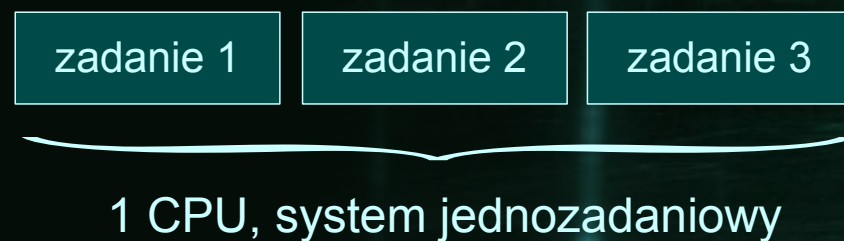
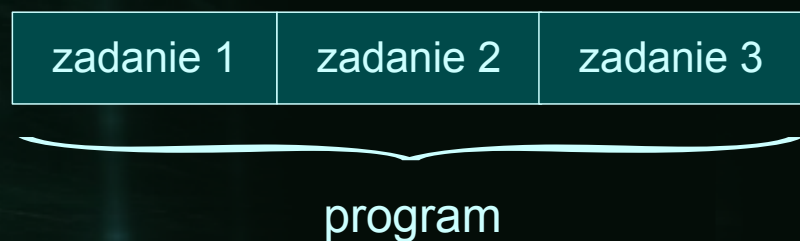
## Wykonanie programu ...

sposób w jaki CPU wykonuje programy

- program
- wątek

W systemach wielozadaniowych istnieje możliwość podziału programu na części, nazywane wątkami, które mogą być wykonywane współbieżnie.

Wykonanie programu z wątkami:



Program wielowątkowy wymaga stosowania specjalnych technik programistycznych.

Ponadto uruchomienie takiej aplikacji wymaga odpowiedniego systemu komputerowego, posiadającego mechanizmy **wielozadaniowości**, **synchronizacji** oraz **wyłączania procesów**.

# Projektowanie procesora



## Projektowanie procesora

etapy projektowania procesora

- rejestry
- cykle pracy
- współpraca z pamięcią

Procesory CISC zazwyczaj posiadają kilkanaście rejestrów, podczas gdy RISC mają kilkadziesiąt. Rejestry stanowią jeden z elementów konstrukcyjnych mikroprocesorów.

Typy rejestrów:

- rejestry podstawowe
- rejestry specjalne
- ścieżka danych

## Projektowanie procesora

## etapy projektowania procesora

- rejestry
- cykle pracy
- współpraca z pamięcią

Procesory CISC zazwyczaj posiadają kilkanaście rejestrów, podczas gdy RISC mają kilkadziesiąt. Rejestry stanowią jeden z elementów konstrukcyjnych mikroprocesorów.

Typy rejestrów:

- rejestry podstawowe
- rejestry specjalne
- ścieżka danych

Służą do przechowywania danych i wyników obliczeń. Rejestry **ogólnego przeznaczenia** mogą także mieć przypisane inne funkcje.

Podczas projektowania procesora określa się liczbę rejestrów uwzględniając:

- **przeznaczenie**, rodzaj i typ procesora,
- liczbę i rodzaje instrukcji dla których rejestry mogą być argumentami,
- rodzaj dostępnych **zasobów**, służących do budowy procesora.



## Projektowanie procesora

## etapy projektowania procesora

- rejestry
- cykle pracy
- współpraca z pamięcią

Procesory CISC zazwyczaj posiadają kilkanaście rejestrów, podczas gdy RISC mają kilkadziesiąt. Rejestry stanowią jeden z elementów konstrukcyjnych mikroprocesorów.

Typy rejestrów:

- rejestry podstawowe
- rejestry specjalne
- ścieżka danych

Służą do przechowywania danych i wyników obliczeń. Rejestry ogólnego przeznaczenia mogą także mieć przypisane inne funkcje.

Podczas projektowania procesora określa się liczbę rejestrów uwzględniając:

- przeznaczenie, rodzaj i typ procesora,
- liczbę i rodzaje instrukcji dla których rejestry mogą być argumentami,
- rodzaj dostępnych zasobów, służących do budowy procesora.

Rejestry specjalne pełnią następujące funkcje:

- informacyjne, np. rejestr **FLAGS**,
- kontrolne:
  - sterujące trybami pracy procesora,
  - przechowujące struktury danych związane z segmentami oraz zadaniami,
  - obsługujące pracę krokową

Obecność danego rodzaju rejestru zależy od funkcji, jakie są realizuje przez CPU.

## Projektowanie procesora

## etapy projektowania procesora

- rejestry
- cykle pracy
- współpraca z pamięcią

Procesory CISC zazwyczaj posiadają kilkanaście rejestrów, podczas gdy RISC mają kilkadziesiąt. Rejestry stanowią jeden z elementów konstrukcyjnych mikroprocesorów.

Typy rejestrów:

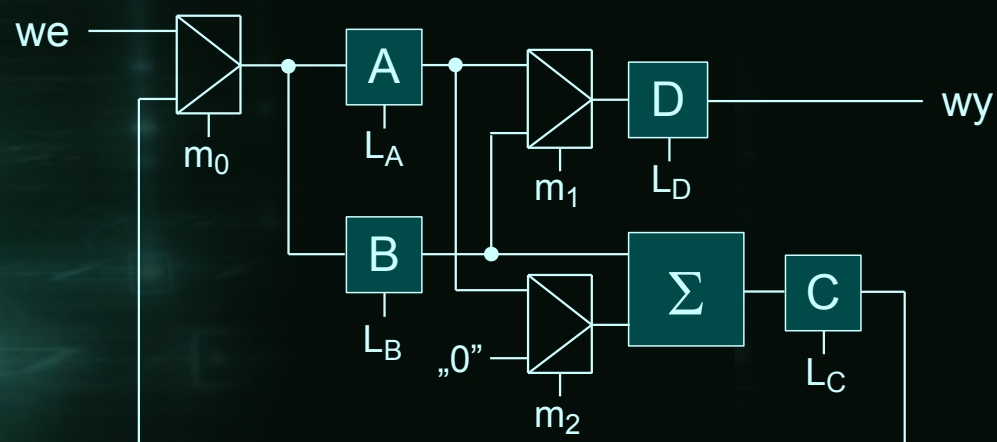
- rejestry podstawowe
- rejestry specjalne
- ścieżka danych

Służą do przechowywania danych i wyników obliczeń. Rejestry ogólnego przeznaczenia mogą także mieć przypisane inne funkcje.

Podczas projektowania procesora określa się liczbę rejestrów uwzględniając:

- przeznaczenie, rodzaj i typ procesora,
- liczbę i rodzaje instrukcji dla których rejestry mogą być argumentami,
- rodzaj dostępnych zasobów, służących do budowy procesora.

Pojęcie **ścieżki danych** odnosi się do drogi, jaką pokonuje informacja podczas przekazywania jej między rejestrami.



W zależności od rodzajów operacji, ścieżka danych może prowadzić również przez komponenty operacyjne.

Rejestry specjalne pełnią następujące funkcje:

- informacyjne, np. rejestr FLAGS,
- kontrolne:
  - sterujące trybami pracy procesora,
  - przechowujące struktury danych związane z segmentami oraz zadaniami,
  - obsługujące pracę krokową

Obecność danego rodzaju rejestru zależy od funkcji, jakie są realizowane przez CPU.

## Projektowanie procesora

## etapy projektowania procesora

- rejestry
- cykle pracy
- współpraca z pamięcią

Procesory CISC zazwyczaj posiadają kilkanaście rejestrów, podczas gdy RISC mają kilkadziesiąt. Rejestry stanowią jeden z elementów konstrukcyjnych mikroprocesorów.

Typy rejestrów:

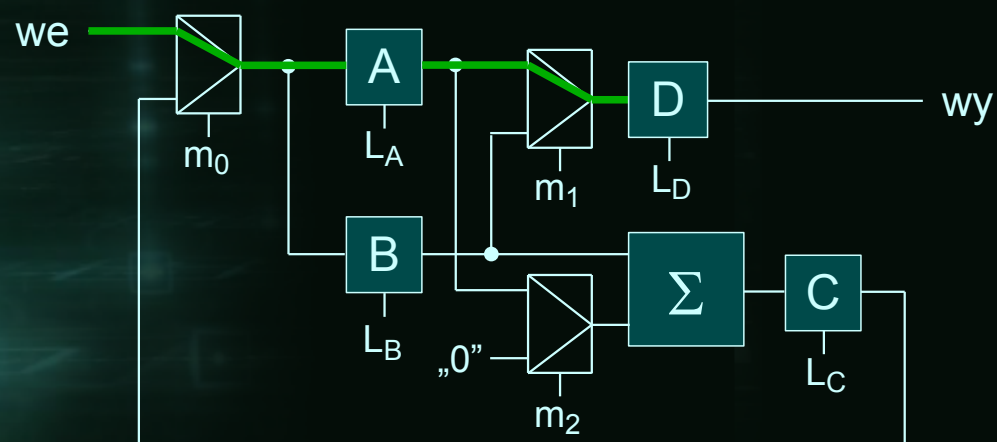
- rejestry podstawowe
- rejestry specjalne
- ścieżka danych

Służą do przechowywania danych i wyników obliczeń. Rejestry ogólnego przeznaczenia mogą także mieć przypisane inne funkcje.

Podczas projektowania procesora określa się liczbę rejestrów uwzględniając:

- przeznaczenie, rodzaj i typ procesora,
- liczbę i rodzaje instrukcji dla których rejestry mogą być argumentami,
- rodzaj dostępnych zasobów, służących do budowy procesora.

Pojęcie **ścieżki danych** odnosi się do drogi, jaką pokonuje informacja podczas przekazywania jej między rejestrami.



W zależności od rodzajów operacji, ścieżka danych może prowadzić również przez komponenty operacyjne.

Rejestry specjalne pełnią następujące funkcje:

- informacyjne, np. rejestr FLAGS,
- kontrolne:
  - sterujące trybami pracy procesora,
  - przechowujące struktury danych związane z segmentami oraz zadaniami,
  - obsługujące pracę krokową

Obecność danego rodzaju rejestru zależy od funkcji, jakie są realizowane przez CPU.



## Projektowanie procesora

## etapy projektowania procesora

- rejestry
- cykle pracy
- współpraca z pamięcią

Procesory CISC zazwyczaj posiadają kilkanaście rejestrów, podczas gdy RISC mają kilkadziesiąt. Rejestry stanowią jeden z elementów konstrukcyjnych mikroprocesorów.

Typy rejestrów:

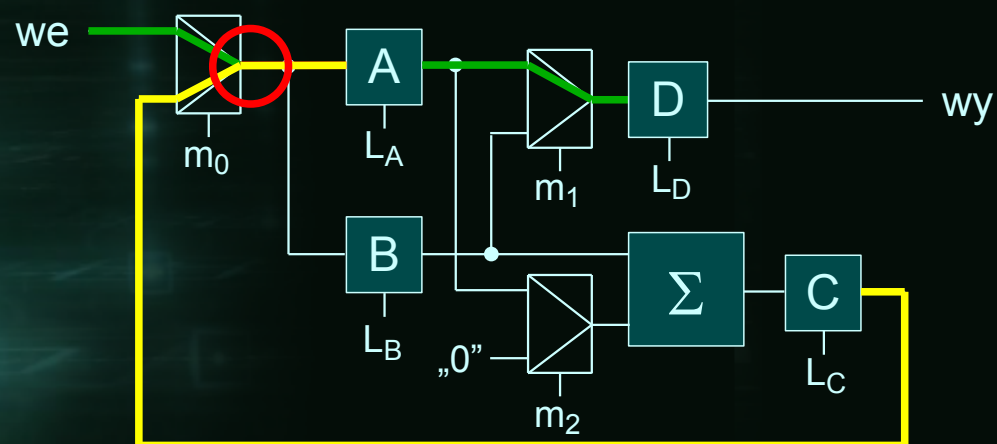
- rejestry podstawowe
- rejestry specjalne
- ścieżka danych

Służą do przechowywania danych i wyników obliczeń. Rejestry ogólnego przeznaczenia mogą także mieć przypisane inne funkcje.

Podczas projektowania procesora określa się liczbę rejestrów uwzględniając:

- przeznaczenie, rodzaj i typ procesora,
- liczbę i rodzaje instrukcji dla których rejestry mogą być argumentami,
- rodzaj dostępnych zasobów, służących do budowy procesora.

Pojęcie **ścieżki danych** odnosi się do drogi, jaką pokonuje informacja podczas przekazywania jej między rejestrami.



Prowadzenie ścieżki danych nie może powodować niejednoznaczności (**zwarcia** elementów).

Rejestry specjalne pełnią następujące funkcje:

- informacyjne, np. rejestr FLAGS,
- kontrolne:
  - sterujące trybami pracy procesora,
  - przechowujące struktury danych związane z segmentami oraz zadaniami,
  - obsługujące pracę krokową

Obecność danego rodzaju rejestru zależy od funkcji, jakie są realizowane przez CPU.



## Projektowanie procesora

## etapy projektowania procesora

- rejestry
- cykle pracy
- współpraca z pamięcią

Procesory CISC zazwyczaj posiadają kilkanaście rejestrów, podczas gdy RISC mają kilkadziesiąt. Rejestry stanowią jeden z elementów konstrukcyjnych mikroprocesorów.

Typy rejestrów:

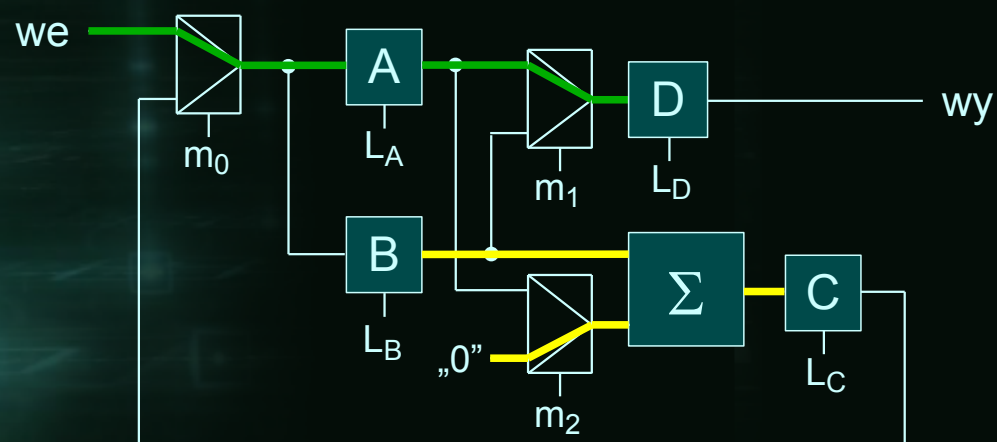
- rejestry podstawowe
- rejestry specjalne
- ścieżka danych

Służą do przechowywania danych i wyników obliczeń. Rejestry ogólnego przeznaczenia mogą także mieć przypisane inne funkcje.

Podczas projektowania procesora określa się liczbę rejestrów uwzględniając:

- przeznaczenie, rodzaj i typ procesora,
- liczbę i rodzaje instrukcji dla których rejestry mogą być argumentami,
- rodzaj dostępnych zasobów, służących do budowy procesora.

Pojęcie **ścieżki danych** odnosi się do drogi, jaką pokonuje informacja podczas przekazywania jej między rejestrami.



Jednocześnie może być aktywnych wiele ścieżek danych, które nie doprowadzają do zwarć.

Rejestry specjalne pełnią następujące funkcje:

- informacyjne, np. rejestr FLAGS,
- kontrolne:
  - sterujące trybami pracy procesora,
  - przechowujące struktury danych związane z segmentami oraz zadaniami,
  - obsługujące pracę krokową

Obecność danego rodzaju rejestru zależy od funkcji, jakie są realizowane przez CPU.

## Projektowanie procesora

### etapy projektowania procesora

- rejestry
- cykl instrukcyjny
- współpraca z pamięcią

Cykl instrukcyjny jest podstawowym cyklem w systemie komputerowym, odpowiadający za pobranie instrukcji programu z pamięci komputera. Proces powtarza się cyklicznie od włączenia komputera do jego wyłączenia.

Pojęcia:

- moduły konstrukcyjne
- etapy cyklu

## Projektowanie procesora

## etapy projektowania procesora

- rejestry
- cykl instrukcyjny
- współpraca z pamięcią

Cykl instrukcyjny jest podstawowym cyklem w systemie komputerowym, odpowiadający za pobranie instrukcji programu z pamięci komputera. Proces powtarza się cyklicznie od włączenia komputera do jego wyłączenia.

Pojęcia:

- moduły konstrukcyjne
- etapy cyklu

W cyklu instrukcyjnym CPU wykorzystuje następujące moduły:

- wskaźnik instrukcji – rejestr **IP / PC**,
- rejestr adresowy pamięci (**MAR**),
- rejestr danych pamięci (**MDR**),
- rejestr instrukcji (**IR**),
- układ sterujący oraz ALU.

## Projektowanie procesora

## etapy projektowania procesora

- rejestry
- cykl instrukcyjny
- współpraca z pamięcią

Cykl instrukcyjny jest podstawowym cyklem w systemie komputerowym, odpowiadający za pobranie instrukcji programu z pamięci komputera. Proces powtarza się cyklicznie od włączenia komputera do jego wyłączenia.

Pojęcia:

- moduły konstrukcyjne
- etapy cyklu

W cyklu instrukcyjnym CPU wykorzystuje następujące moduły:

- wskaźnik instrukcji – rejestr IP / PC,
- rejestr adresowy pamięci (MAR),
- rejestr danych pamięci (MDR),
- rejestr instrukcji (IR),
- układ sterujący oraz ALU.

Różne modele CPU posiadają inne etapy cyklu instrukcyjnego, zależne głównie od zbioru instrukcji. W ogólności cykl instrukcyjny składa się z następujących etapów:

- **pobranie instrukcji:**
  - $IR \leftarrow MEM[IP]$
  - $IP \leftarrow IP + \langle \text{liczba bajtów rozkazu} \rangle$
- **dekodowanie instrukcji:**
  - dekodер rozpoznaje instrukcję zapisaną w IR, wprowadzając w odpowiedni stan pracy **układ sterujący** CPU.
- **wyznaczenie adresu efektywnego:**
  - etap występuje w razie konieczności wczytania dodatkowych danych (np. danej z pamięci RAM, wejścia I/O).
- **wykonanie instrukcji:**
  - układ sterujący generuje ciąg sygnałów, które włączają i wyłączają rejestry / bloki funkcjonalne procesora.



## Projektowanie procesora

### etapy projektowania procesora

- rejestry
- cykl instrukcyjny
- współpraca z pamięcią

Cykl instrukcyjny jest podstawowym cyklem w systemie komputerowym, odpowiadający za pobranie instrukcji programu z pamięci komputera. Proces powtarza się cyklicznie od włączenia komputera do jego wyłączenia.

Pojęcia:

- moduły konstrukcyjne
- etapy cyklu

W cyklu instrukcyjnym CPU wykorzystuje następujące moduły:

- wskaźnik instrukcji – rejestr IP / PC,
- rejestr adresowy pamięci (MAR),
- rejestr danych pamięci (MDR),
- rejestr instrukcji (IR),
- układ sterujący oraz ALU.

Różne modele CPU posiadają inne etapy cyklu instrukcyjnego, zależne głównie od zbioru instrukcji. W ogólności cykl instrukcyjny składa się z następujących etapów:

- pobranie instrukcji:
  - $IR \leftarrow MEM[IP]$
  - $IP \leftarrow IP + \langle \text{liczba bajtów rozkazu} \rangle$
- dekodowanie instrukcji:
  - dekodery rozpoznaje instrukcję zapisaną w IR, wprowadzając w odpowiedni stan pracy układ sterujący CPU.
- wyznaczenie adresu efektywnego:
  - etap występuje w razie konieczności wczytania dodatkowych danych (np. danej z pamięci RAM, wejścia I/O).
- wykonanie instrukcji:
  - układ sterujący generuje ciąg sygnałów, które włączają i wyłączają rejestry / bloki funkcjonalne procesora.

Etap wyznaczenia **adresu efektywnego** jest związany z operacjami bezpośredniego lub pośredniego dostępu do pamięci RAM:

- dostęp bezpośredni – najczęściej operand jest dostępny w kodzie rozkazu, wtedy żadna dodatkowa czynność nie jest podejmowana,
- dostęp pośredni – **adres / operand** należy pobrać z pamięci, wtedy cykl instrukcyjny będzie wymagał dodatkowego cyklu zegara.

Dekoder instrukcji musi mieć możliwość określenia rodzaju pobranej instrukcji.

## Projektowanie procesora

etapy projektowania procesora

- rejestry
- cykl instrukcyjny
- współpraca z pamięcią

Sposób współpracy procesora z pamięcią zależy od jego rodzaju oraz typu wykonywanych rozkazów.

Pojęcia:

- cykl dostępu do pamięci
- tryby adresowania

## Projektowanie procesora

## etapy projektowania procesora

- rejestry
- cykl instrukcyjny
- współpraca z pamięcią

Sposób współpracy procesora z pamięcią zależy od jego rodzaju oraz typu wykonywanych rozkazów.

Pojęcia:

- cykl dostępu do pamięci
- tryby adresowania

Najprostszy model dostępu do pamięci wymaga:

- użycia rejestru adresowego (**MAR**),
- użycia rejestru danych (**MDR**),
- posiadania sygnałów sterujących pamięcią,
- **odpowiedniego sterowania** cyklami zapisu i odczytu pamięci RAM.

Nowoczesne systemy komputerowe posiadają często pamięć podręczną (**cache**), dla której liczba cykli dostępu jest znacznie mniejsza niż w przypadku pamięci RAM, odpowiednio:

- dostęp do rejestru zajmuje średnio **1 cykl**,
- dostęp do pamięci **L1** zajmie ok. **4 cykle**,
- dostęp do pamięci **L2** zajmie ok. **10 cykli**,
- dostęp do pamięci **L3** zajmie ok. **75 cykli**,
- dostęp do pamięci RAM wymaga setek cykli.

Cykl dostępu do pamięci jest zależny od wielu cech CPU, również takich jak obecność **potoku**, specjalnych trybów pracy, posiadania lub nie pamięci cache. W każdym przypadku te elementy należy uwzględnić w modelowaniu dostępu CPU do pamięci.



## Projektowanie procesora

## etapy projektowania procesora

- rejestry
- cykl instrukcyjny
- współpraca z pamięcią

Sposób współpracy procesora z pamięcią zależy od jego rodzaju oraz typu wykonywanych rozkazów.

Pojęcia:

- cykl dostępu do pamięci
- tryby adresowania

Najprostszy model dostępu do pamięci wymaga:

- użycia rejestru adresowego (MAR),
- użycia rejestru danych (MDR),
- posiadania sygnałów sterujących pamięcią,
- odpowiedniego sterowania cyklami zapisu i odczytu pamięci RAM.

W większości wariantów tryb adresowania może posiadać przesunięcie (**offset**). Adres pamięci zapisuje się w postaci

**[element\_adresowy + offset]**

Tryby adresowania (8086):

- **natychmiastowy** – operand znajduje się w kodzie rozk.,
- **rejestrowe** – operand znajduje się w rejestrze,
- **bezpośrednie** – np. [100h], [FF00h]
- **pośrednie** – np. [DX], [R0 + 100]
- **bazowe** – np. [BP], [BP+SP+100]
- **indeksowe** – np. [DI], [SI + 0FFh]
- **bazowo-indeksowe** – np. [SI+BP+123]

Zazwyczaj procesory RISC posiadają niewielką liczbę trybów adresowania pamięci. Natomiast procesor CISC mają do dyspozycji bardziej złożone instrukcje i przez to znacznie więcej trybów adresowania.

Nowoczesne systemy komputerowe posiadają często pamięć podręczną (cache), dla której liczba cykli dostępu jest znacznie mniejsza niż w przypadku pamięci RAM, odpowiednio:

- dostęp do rejestru zajmuje średnio 1 cykl,
- dostęp do pamięci L1 zajmie ok. 4 cykle,
- dostęp do pamięci L2 zajmie ok. 10 cykli,
- dostęp do pamięci L3 zajmie ok. 75 cykli,
- dostęp do pamięci RAM wymaga setek cykli.

Cykl dostępu do pamięci jest zależny od wielu cech CPU, również takich jak obecność potoku, specjalnych trybów pracy, posiadania lub nie pamięci cache. W każdym przypadku te elementy należy uwzględnić w modelowaniu dostępu CPU do pamięci.



Koniec wykładu